

發明專利說明書

※申請案號：098129365

※IPC分類：G01R 27/26 G01R 35/00

一、發明名稱：

電容量測校正方法

二、中文發明摘要：

本發明係揭露一種電容量測校正方法，係利用由低頻訊號測量大面積電容得到之第一電容量測值執行之。首先利用由低頻訊號測量小面積電容得到之第二電容量測值計算其對應之單位面積電容量測值。接著根據一電阻參數、電容量測值之電容模型關係式計算單位面積電容量測值、第一電容量測值與第二電容量測值，以得到電阻參數之數值。最後根據關係式計算電阻參數、單位面積電容量測值與高頻訊號之頻率值，以得到大面積電容之電容校正值，並藉此取代由高頻訊號測量大面積電容以得到之第三電容量測值，進而對被測量元件進行適當處理。

三、英文發明摘要：

四、指定代表圖：

(一)本案指定代表圖為：第1圖

(二)本代表圖之元件符號簡單說明：

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

[0001] 本發明係有關一種校正方法，特別是關於一種電容量測校正方法。

【先前技術】

[0002] 按，電容元件是由二導電板夾有一介電層而形成之電性元件，一般的電容元件因為導電板不是理想導體，且其介緣，因此在對電容進行量測時，其電容量測值常會藉由不同頻率之測量訊號而產生變化。

[0003] 以動態隨機存取記憶體(Dynamic Random Access Memory, DRAM)為例，它是一種半導體記憶體，主要的作用原理存電荷的多寡來代表一個二進位元(bit)是1還是0。在以往對DRAM之電容值的測量經驗中，發現在10k赫茲(Hz)以下，測量的電容數據約為一定值，但是當DRAM的電容面積愈大，且訊號的頻率提升到如100kHz的高頻訊號時，測量卻不會依照面積比例而增加，反而發現DRAM之單位面積電容值有明顯大幅下降(roll-off)的情形。上述情形對生產端，因為不知道電容值出現roll-off是由於元件本身損壞，或是元件本身特性所造成，換言之，生產端也就不知道進行維修了。

[0004] 因此，本發明係在針對上述之困擾，提出一種電容量測校正方法，以解決習知所產生的問題。

【發明內容】

[0005] 本發明之主要目的，在於提供一種電容量測校正方法，其係利用一電容模型關係式對在高頻測量訊號下有出現大off)的情形的電容量測值進行校正，以得到一電容校正值，使生產端可以比較上述電容量測值與電容校正值的關係件進行適當的處理。

[0006] 為達上述目的，本發明提供一種電容量測校正方法，其係利用由低頻訊號測量一第一電容以得到之第一電容量測值測量一電容面積較第一電容小的第二電容，以得到之第二電容量測值，對由高頻訊號測量第一電容以得到之第一電容量測值進行校正，此電容量測校正方法係首先將第二電容量測值與第二電容之電容面積進行計算，以得到第二電容之單位面積電容值，接著根據一電阻參數、電容量測值、等效電容值、等效電容面積、測量訊號之頻率值之電容模型關係式計算單位面積第一、第二電容量測值，以取得電阻參數之數值，最後根據電容模型關係式計算電阻參數之數值、單位面積電容量測值之頻率值，以取得第一電容之第一電容校正值，並藉此取代第三電容量測值。

[0007] 茲為使 貴審查委員對本發明之結構特徵及所達成之功效更有進一步之瞭解與認識，謹佐以較佳之實施例圖及配說明如後：

【實施方式】

[0008] 由於動態隨機存取記憶體(DRAM)之大面積電容在較高頻率之測量訊號作用時，所測出的電容量測值會產生大幅下降形，因此本發明提供一電容模型關係式，以供DRAM之電容量測值校正之用。

[0009] 本發明之校正方法係利用由低頻訊號測量一第一電容以得到之第一電容量測值，與由此低頻訊號測量一電容面積較第二電容，以得到之第二電容量測值，對由高頻訊號測量此第一電容以得到之第三電容量測值進行校正。以下請參閱步驟S10所示，將第二電容量測值，除以第二電容之電容面積，以得到第二電容之單位面積電容量測值。接著再說係先說明本發明提出之電容模型關係式，並請同時參閱第2圖，本發明將一般DRAM之被測電容10拆解為由複數個等個電阻14連接而成，但此處為簡化等效電路，茲將被測電容10拆解為一階電路，即由虛框內的一等效電容12串聯一

$$|C_T| = \frac{C_{eq}}{\sqrt{1 + k[\omega C_{eq} \ln(\frac{A_{eff}}{A_0})]^2}} \quad (1)$$

電容模型關係式為：

[0010] 在式(1)中， C_T 為電容量測值， C_{eq} 為等效電容值，亦即等效電容12之電容值， k 為電阻參數之數值，亦即電阻14之電阻值， ω 為測量訊號之頻率值， A_{eff} 為等效電容面積， A_0 為一常數，代表被測電容與一量測器的接觸面積，在此實施例係定義為50

[0011] 在完成步驟S10後，將上述以低頻訊號所量測最小面積之電容值為基礎，計算出其單位面積的電容值代入電容模型過程如步驟S12所示，係令電容模型關係式中之 C_{eq} 等於 A_{eff} 乘上該單位面積電容量測值，且將第一電容量測值、低

$$\text{第一電容量測值} = \frac{A_{eff} \times \text{單位電容面積量測值}}{\sqrt{1 + k[\text{低頻訊號之頻率值} \times A_{eff} \times \text{單位電容面積量測值} \ln(\frac{A_{eff}}{A_0})]^2}}$$

分別作為 C_T 、 ω 代入電容模型關係式，以得到下列方程式：

[0012] 並同時將第二電容量測值、低頻訊號之頻率值分別作為 C_T 、 ω 亦代入電容模型關係式，以得到下列方程式：

$$\text{第二電容量測值} = \frac{A_{eff} \times \text{單位電容面積量測值}}{\sqrt{1 + k[\text{低頻訊號之頻率值} \times A_{eff} \times \text{單位電容面積量測值} \ln(\frac{A_{eff}}{A_0})]^2}} \quad (3)$$

[0013] 之後，再利式(2)、式(3)計算出電阻參數之數值。

[0014] 最後如步驟S14所示，係令電容模型關係式中之 C_{eq} 等於 A_{eff} 乘上單位面積電容量測值，且將高頻訊號之頻率值、第

積分別作為 ω 、 A_{eff} 代入電容模型關係式，以取得作為第一電容校正值之 C_T ，並藉此取代第三電容量測值。

[0015] 在步驟S14完成後，即完成本發明之流程，但若有需要，則再次可令 C_{eq} 等於 A_{eff} 乘上該單位面積電容量測值，且以值、第一電容之電容面積分別作為 ω 、 A_{eff} 代入電容模型關係式中，以得到作為一第二電容校正值之 C_T ，並藉此取代之。

[0016] 下面係以實際數據說明本發明之實施流程。首先請參閱表一、表二與第3圖，其皆為利用10k赫茲(Hz)之低頻訊號與號對DRAM之一第一、第二、第三電容進行量測而得到的數據，第一、第二、第三電容之電容面積分別為 1.161×10^6 、 1.138×10^3 、 1.147×10^4 平方微米(μm^2)。表一提供了10k Hz之低頻訊號與100kHz之高頻訊號分別對第一、第二、第三電容所量測值，總共六個數據。表二則將上述六個電容量測值分別除以對應之電容面積，以表示出此六個電容量測值對應的測值。另外，第3圖為表二中的六個單位面積電容量測值與第一、第二、第三電容之電容面積之關係圖，從圖中可之高频訊號對第一電容測量出來的電容量測值有明顯產生roll-off的情形。

[0017] 表一

電容面積(μm^2)	10 KHz之電容量測值(nF)	100 KHz之電容量測值(nF)		
1.161×10^6	12.64991	4.765452	1.138×10^3	1.295922
			1.147×10^4	0.129093

[0018] 表二

電容面積(μm^2)	10 KHz之單位面積電容量		100 KHz之單位面積電容量	
	測值(nF)		測值(nF)	
1.161×10^6	1.0896×10^{-5}		4.1046×10^{-6}	
1.138×10^3	9.9261×10^{-6}		1.125×10^{-3}	
1.147×10^4	1.1255×10^{-3}		1.1051×10^{-3}	

[0019] 本發明利用10k Hz之低頻訊號對第三電容所測量出來的電容量測值除以第三電容之電容面積，可得到第三電容之單值 C^1 ，即 1.1255×10^{-5} 奈法拉/平方微米($nF/\mu m^2$)。

[0020] 接著將上述以低頻(10k Hz)訊號所量測最小面積之電容值為基礎，計算出其單位面積的電容值 C^1 代入電容模型關係係陳述如下。

[0021] 令電容模型關係式中之 C_{eq} 等於 C^1 乘上 A_{eff} ，並將由10k Hz之低頻訊號對第一電容測量之電容量測值與10k Hz分別作

$$12.64991 = \frac{C^1 A_{eff}}{\sqrt{1 + k[2\pi \times 10^4 C^1 A_{eff} \ln(\frac{A_{eff}}{A_0})]^2}} \quad (4)$$

電容模型關係式中，以得到下列方程式：

[0022] 同時也將由10k Hz之低頻訊號對第三電容測量之電容量測值與10k Hz分別作為 C_T 與 ω ，代入電容模型關係式中，以

$$0.129093 = \frac{C^1 A_{eff}}{\sqrt{1 + k[2\pi \times 10^4 C^1 A_{eff} \ln(\frac{A_{eff}}{A_0})]^2}} \quad (5)$$

式：

[0023] 由於 A_0 為 $500 \mu m^2$ ，因此將式(4)與式(5)聯立求解，便可得到 k 之值，即 1.61×10^{-15} 歐姆(Ω)。

[0024] 最後，在電容模型關係式中，仍令 C_{eq} 等於 A_{eff} 乘上 C^1 ，且以100k Hz、第一電容之電容面積分別作為 ω 、 A_{eff} 與已知電容模型關係式中，得到之 C_T 係作為第一電容校正值，即4.7655奈法拉，並藉此取代100k Hz之高頻訊號對第一電容量測值，即4.765452奈法拉。

[0025] 至此即完成本發明之流程，但若有需要，更可繼續對由10k Hz之低頻訊號對第一、第二、第三電容所測量出來的電容量測值與100k Hz之高頻訊號對第二、第三電容所測量出來的電容量測值進行取代。舉例來說，在電容模型關係式中，令 C_{eq} 等於 C^1 ，且以10k Hz、第一電容之電容面積分別作為 ω 、 A_{eff} 與已知之 A_0 、 k 代入電容模型關係式中，得到之 C_T 係作為第一電容校正值，即12.6609奈法拉，並藉此取代10k Hz之低頻訊號對第一電容所測量出來的電容量測值，即12.64991奈法拉。利用可對由10k Hz之低頻訊號與100k Hz之高頻訊號分別對第二、第三電容所測量出來的電容量測值進行取代，茲將所量測值列於表三中。

[0026] 表三

電容面積(μm^2)	10 KHz之電容量測值(nF)	100 KHz之電容量測值(nF)
1.161×10^6	12.6609	4.7655
1.138×10^3	1.2806	1.2616
1.147×10^4	0.1291	0.1291

[0027] 由上述實施例可知，測量出來的DRAM之電容量測值不管有沒有出現roll-off的情形，皆可透過本發明所提供的電容校正，以得到正確的電容量測值。如此一來，生產端對於有出現roll-off的情形的電容量測值之DRAM元件，可以利用法對此電容量測值進行校正，以得到一電容校正值，若該電容校正值與原電容量測值近似，則可判斷是由於元件本身因此生產端就可以直接對此元件進行後續製程，若該電容校正值與原電容量測值相差太多，則可判斷是由於元件本身因此生產端就可以直接對此元件進行報廢或維修，進而減少此元件在後續製程於成本上的消耗。

[0028] 綜上所述，本發明在量測DRAM之電容值時，係利用一電容模型關係式對有出現roll-off的情形的電容量測值進行校正，使生產端可以比較上述電容量測值與電容校正值的關係，以對DRAM元件進行適當的處理，是一種相當實

[0029] 以上所述者，僅為本發明一較佳實施例而已，並非用來限定本發明實施之範圍，故舉凡依本發明申請專利範圍所述特徵及精神所為之均等變化與修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

[0033] 第1圖為本發明之方法流程圖。

[0034] 第2圖為本發明之電容的等效電路圖。

[0035] 第3圖為本發明之單位面積電容與電容面積的對應關係圖。

【主要元件符號說明】

[0030] 10...電容

[0031] 12...等效電容

[0032] 14...電阻

七、申請專利範圍：

1. 一種電容量測校正方法，其係利用由低頻訊號測量一第一電容以得到之第一電容量測值，與由該低頻訊號測量一電容面積較該第一電容小的第二電容，以得到之第二電容量測值，對由高频訊號測量該第一電容以得到之第三電容量測值進行校正，該電容量測校正方法係包含下列步驟：利用該第二電容量測值與該第二電容之電容面積進

- 行計算，以得到該第二電容之單位面積電容量測值；根據一電阻參數、電容量測值、等效電容值、等效電容面積、測量訊號之頻率值之電容模型關係式計算該單位面積電容量測值、該第一、第二電容量測值，以取得該電阻參數之數值，該電容模型關係式為 $C_T = \frac{C_{eq}}{1 + k \ln(\frac{A_{eff}}{A_0})}$ ， C_T 為該電容量測值， C_{eq} 為該等效電容值， k 為該電阻參數之該數值， ω 為量測訊號之頻率值， A_{eff} 為該等效電容面積， A_0 為一常數且代表被測電容與一量測器的接觸面積；以及根據該電容模型關係式計算該數值、該單位面積電容量測值與該高頻訊號之頻率值，以取得該第一電容之第一電容校正
2. 如申請專利範圍第1項所述之電容量測校正方法，其中該單位面積電容量測值係由該第二電容量測值除以該第二電容之電容面積而得之。
 3. 如申請專利範圍第1項所述之電容量測校正方法，其中該低、高頻訊號之頻率值分別為10k、100k赫茲。
 4. 如申請專利範圍第1項所述之電容量測校正方法，其中該第一、第二電容為動態隨機存取記憶體(DRAM)之電容。
 5. 如申請專利範圍第1項所述之電容量測校正方法，其中在得到該電阻參數之該數值之步驟中，係令 C_{eq} 等於 A_{eff} 乘上該單位面積電容量測值，且將該第一電容量測值、該低頻訊號之頻率值分別作為 C_T 、 ω 代入該電容模型關係式，

$$\text{第一電容量測值} = \frac{A_{eff} \times \text{該單位電容面積量測值}}{\sqrt{1 + k[\text{該低頻訊號之頻率值} \times A_{eff} \times \text{該單位電容面積量測值} \ln(\frac{A_{eff}}{A_0})]^2}}$$

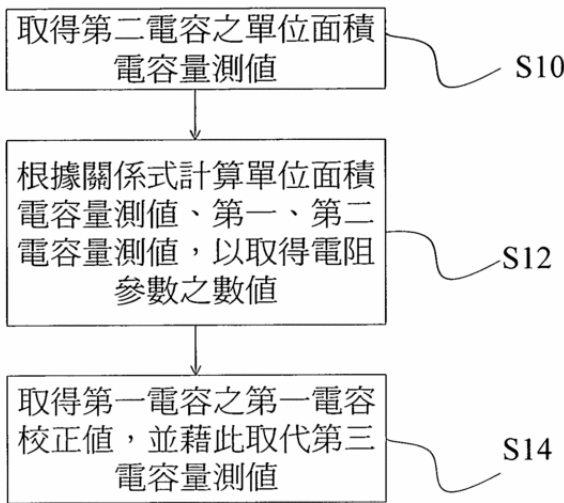
以得到第一方程式，並將該第二電容量測值、該低頻訊號之頻率值分別作為 C_T 、 ω 代入該電容模型關係式，以得到第二方程式

$$\text{第二電容量測值} = \frac{A_{eff} \times \text{該單位電容面積量測值}}{\sqrt{1 + k[\text{該低頻訊號之頻率值} \times A_{eff} \times \text{該單位電容面積量測值} \ln(\frac{A_{eff}}{A_0})]^2}}$$

後，利用該第一、第二方程式計算出該電阻參數之該數值。

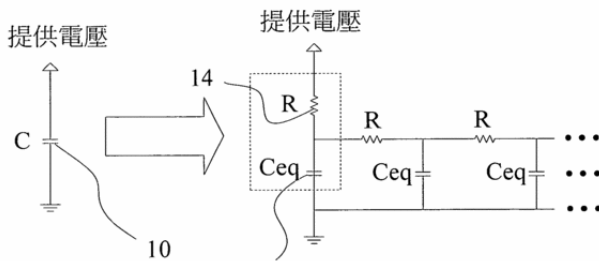
6. 如申請專利範圍第1項所述之電容量測校正方法，其中該接觸面積為500平方微米。
7. 如申請專利範圍第1項所述之電容量測校正方法，其中在得到該第一電容校正之步驟中，係令 C_{eq} 等於 A_{eff} 乘上該單位面積電容量測值，且將該高頻訊號之頻率值、該第一電容之電容面積分別作為 ω 、 A_{eff} 代入該電容模型關係式，得到之 C_T 係作為該第一電容校正值。
8. 如申請專利範圍第1項所述之電容量測校正方法，其中在該第一電容校正值被取代之步驟進行完後，係令 C_{eq} 等於 A_{eff} 乘上該單位面積電容量測值，且以該低頻訊號之頻率值、該第一電容之電容面積分別作為 ω 、 A_{eff} 代入該電容模型關係式中，以得到作為一第二電容校正值之 C_T ，並藉此取代該第一電容量測值。

八、圖式：



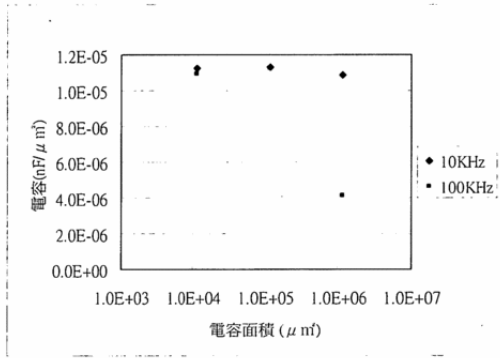
第1圖

第1圖



第2圖

第2圖



第3圖

第3圖